

Minebea Power Semiconductor Device Inc.

正弦波駆動用ブリドライバ IC

ECN30552/ECN30502

アプリケーションノート

【Rev 3】

ミネベアパワーデバイス株式会社
設計開発統括本部 第二部

-目次-

1. 概要	4
1.1 正弦波駆動用プリドライバ IC (ECN30552/30502) 概要	4
1.2 システム構成	4
1.3 IC のブロック図	5
2. 製品仕様書の記載事項	6
3. 仕様	6
3.1 端子説明	6
3.2 各端子の機能	8
3.3 マーキング仕様	11
3.4 機能および注意点	11
3.4.1 保護機能	11
3.4.2 ブートストラップ方式について	16
3.4.3 デッドタイム	18
3.4.4 内部フィルタ回路	18
3.4.5 誘起電圧検出機能 (対象形式 : ECN30552)	18
3.4.6 電流極性検出機能 (対象形式 : ECN30502)	19
3.4.7 VCB 電源	19
3.4.8 レベルシフト回路	20
3.5 使用上の注意事項	21
3.5.1 出力配線	21
3.5.2 入力端子に関する注意点	21
3.5.3 電源投入時の初期設定	22
3.5.4 出力段パワー素子の大容量化	22
3.5.5 VCC 端子に関する注意点	22
3.5.6 GL1 端子、GL2 端子に関する注意点	22
3.6 発生損失と接合温度の算出方法	23
3.6.1 発生損失	23
3.6.2 接合温度の算出方法	23
3.7 実装方法	24
4. 推奨回路	25
4.1 外付け部品	25
4.2 その他の外付け部品	26
5. 不具合例 (想定)	27
5.1 Vs、Vcc ラインへの外来サージによるプリドライバ IC 破壊 (1)	27
5.2 Vs、Vcc ラインへの外来サージによるプリドライバ IC 破壊 (2)	27
5.3 Vs、Vcc ラインへの外来サージによるプリドライバ IC 破壊 (3)	27
5.4 Vcc ラインへの外来サージによるプリドライバ IC 破壊 (1)	28
5.5 Vcc ラインへの外来サージによるプリドライバ IC 破壊 (2)	28

5.6 Vcc ラインノイズによるプリドライバ IC 破壊.....	28
5.7 検査装置のリレーノイズによるプリドライバ IC 破壊.....	29
6. ご使用上の注意事項.....	30
6.1 静電気対策.....	30
6.2 保管条件.....	30
6.3 最大定格.....	30
6.4 ディレーティング設計.....	30
6.5 安全設計.....	30
6.6 用途.....	31
7. 本書の取り扱い注意事項.....	31

1. 概要

1.1 正弦波駆動用プリドライバ IC (ECN30552/30502) 概要

本製品は、インバータ制御に必要な様々な構成要素、回路をワンチップに集積したモノリシック IC で、MOS (Metal Oxide Semiconductor) や IGBT (Insulated Gate Bipolar Transistor) 等を用いた三相ブリッジインバータ回路のゲート駆動用 IC です。特に AC200~240V 系の三相インダクションモータ、DC ブラシレスモータの可変速制御用に適しています。

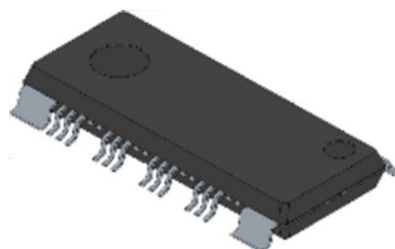
ECN30552、ECN30502 は、6 入力タイプとなります。また、マイコンにモータ情報をフィードバックする「誘起電圧検出機能」もしくは「電流極性検出機能」を備えています。

ECN30552、ECN30502 の相違点を表 1.1.1 に示します。

表 1.1.1 ECN30552/ECN30502 相違点 (○ : 有り、- : 無し)

対象形式	誘起電圧検出機能	電流極性検出機能
ECN30552	○	-
ECN30502	-	○

IC の外形図を図 1.1.1 に示します。



HSOP36AN

図 1.1.1 IC の外形図

1.2 システム構成

インバータは直流を交流に変換する装置であり、モータ駆動に利用することで効率の良い可変速制御ができます。このために必要なシステムの基本構成を図 1.2.1 に示します。マイコンからの PWM 信号に応じて、プリドライバ IC がゲート駆動信号を出力し、6 個の MOS または IGBT からなる出力段パワー素子をインバータ駆動します。

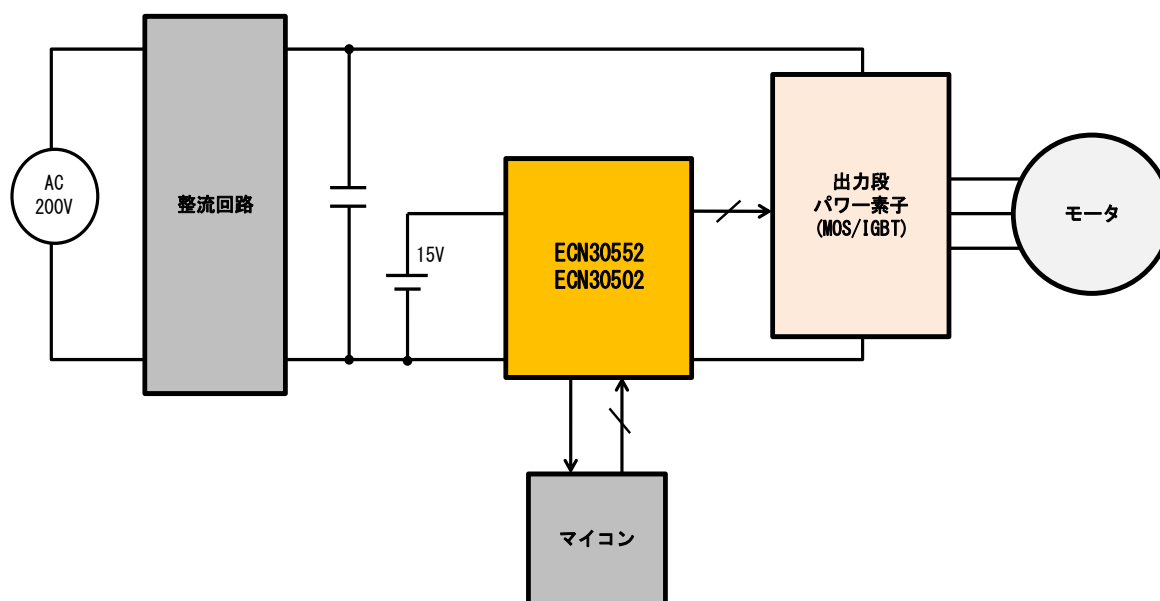


図 1.2.1 システム基本構成 (例)

1.3 ICのブロック図

ブロック図を図 1.3.1、図 1.3.2 に示します。
 下記素子および回路を内蔵しています。

- ・ ブートストラップ用ダイオード
- ・ モータ情報フィードバック回路 (誘起電圧検出回路: ECN30552、電流極性検出回路: ECN30502)

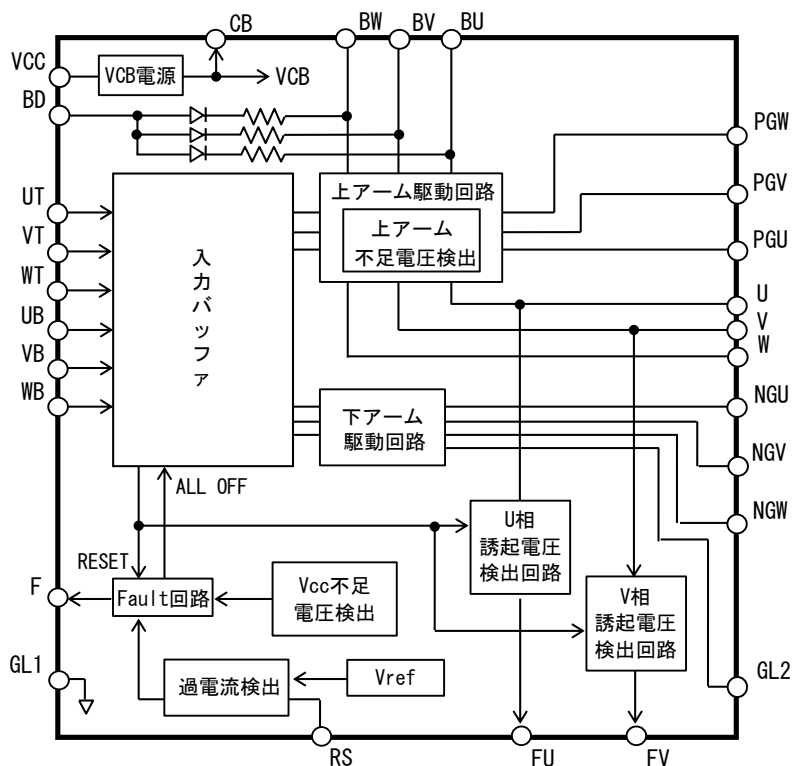


図 1.3.1 ICのブロック図 (ECN30552)

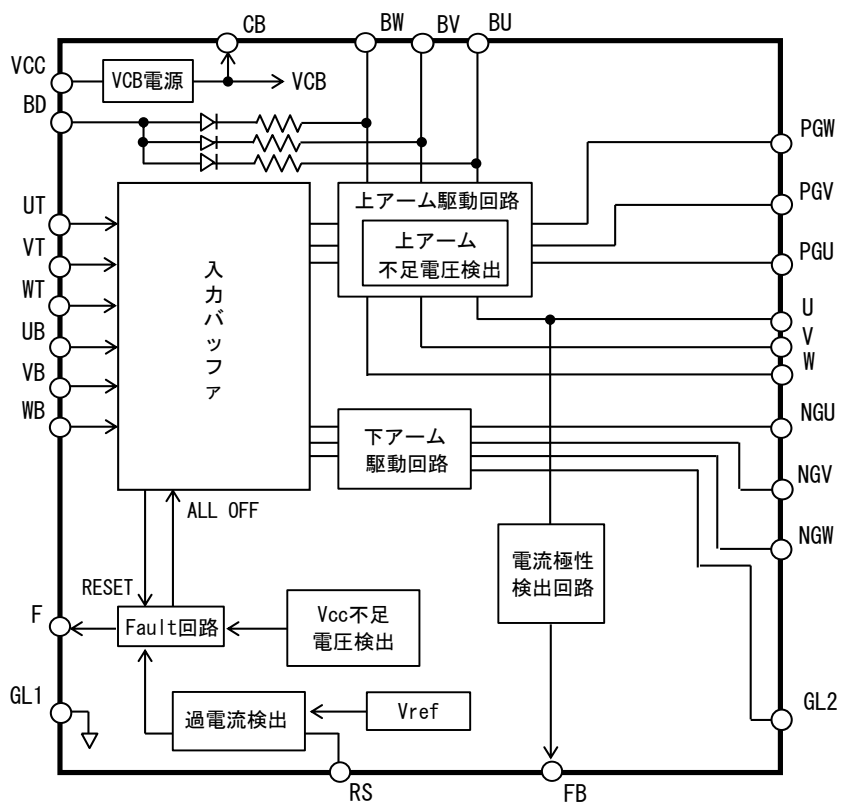


図 1.3.2 ICのブロック図 (ECN30502)

2. 製品仕様書の記載事項

製品仕様書(スペック)には次の項目が記載されます。

- (1) 最大定格
 - ・ IC 破壊等につながる直接的な条件(電氣的、熱的な使用条件)を記載し、条件規定のうえ安全範囲を最小値または最大値で表します。
 - ・ 各項目で規定している値を一瞬たりとも超えた場合には、製品の劣化、故障が起きる可能性があります。したがって、これらの項目はいかなる使用条件でも超えないようにしてください。
- (2) 電氣的特性
 - ・ IC の電氣的な特性項目を規定し、最小値、標準値、最大値を記載しています。
- (3) 機能・動作
 - ・ 真理値表、タイミングチャート、保護機能等について記載しています。
- (4) 標準アプリケーション
 - ・ IC を機能させるための回路例、外付け部品を記載しています。
- (5) 端子配置、端子説明
 - ・ 端子配置と端子名および端子の説明を記載しています。
- (6) 検査
 - ・ 検査条件について記載しています。
- (7) 注意事項
 - ・ 静電気、最大定格、取り扱いに対する注意事項等を記載しています。
- (8) 補足・参考資料
 - ・ パッケージ外形等を記載しています。

3. 仕様

3.1 端子説明

表 3.1.1 に端子説明を示します。

表3.1.1 端子説明(1/2)

端子番号	端子記号		端子の説明	備考
	30552	30502		
1, 22, 23, 36	GL1		制御系グランド端子。	
2	NC		未接続端子。	注2
3	UT		U相上アーム制御信号入力端子。	
4	VT		V相上アーム制御信号入力端子。	
5	WT		W相上アーム制御信号入力端子。	
6	UB		U相下アーム制御信号入力端子。	
7	VB		V相下アーム制御信号入力端子。	
8	WB		W相下アーム制御信号入力端子。	
9	NC		未接続端子。	注2
10	F		Fault信号出力端子。	
11	FU	FB	FU:U相誘起電圧信号出力端子。/ FB:フィードバック信号(モータ電流極性情報)出力端子。	FB:注3
12	FV	NC	FV:V相誘起電圧信号出力端子。/ NC:未接続端子。	NC:注2

注1. 高圧系端子です。

注2. 内部チップとは接続していません。

注3. 弊社ソフトウェアでモータ制御を行う際に使用します。

表3.1.1 端子説明 (2/2)

端子番号	端子記号		端子の説明	備考
	30552	30502		
13	RS		過電流保護検出信号入力端子。	
14	CB		VCB電源出力端子。	
15	NC		未接続端子。	注2
16	NC		未接続端子。	注2
17	NC		未接続端子。	注2
18	NC		未接続端子。	注2
19	BD		ブートストラップダイオード用端子。	
20	VCC		制御系電源端子。	
21	GL2		下アーム出力の基準端子。(電流検出抵抗を接続)	
24	NGW		W相下アームゲート駆動用出力端子。	
25	NGV		V相下アームゲート駆動用出力端子。	
26	NGU		U相下アームゲート駆動用出力端子。	
27	W		W相上アーム出力の基準端子。	注1
28	BW		W相上アーム駆動回路電源端子。	注1
29	PGW		W相上アームゲート駆動用出力端子。	注1
30	V		V相上アーム出力の基準端子。	注1
31	BV		V相上アーム駆動回路電源端子。	注1
32	PGV		V相上アームゲート駆動用出力端子。	注1
33	U		U相上アーム出力の基準端子。	注1
34	BU		U相上アーム駆動回路電源端子。	注1
35	PGU		U相上アームゲート駆動用出力端子。	注1

注1. 高圧系端子です。

注2. 内部チップとは接続していません。

注3. 弊社ソフトウェアでモータ制御を行う際に使用します。

3.2 各端子の機能

表 3.2.1 各端子の機能(1/3) [対象形式 : EGN30552/30502]

No.	端子記号	項目	機能・注意事項	関連項目	備考
1	VCC	制御系電源端子	<ul style="list-style-type: none"> ・下アーム駆動回路、内蔵 VCB 電源回路等に電源を供給します。 ・Vcc の電源容量は、スタンバイ電流 I_{s1} に CB 端子から取り出す電流を加算し、マージンを見て設定してください。 	<ul style="list-style-type: none"> ・3.4.1 (1) (a) Vcc 不足電圧検出動作 ・3.5.5 VCC 端子に関する注意点 ・5.1~5.5 サージ・ノイズによるプリドライバ IC 破壊 	-
2	CB	VCB 電源出力端子	<ul style="list-style-type: none"> ・内蔵 VCB 電源で生成した電圧 (typ. 5.0V) を出力します。 ・VCB 電源は IC 内部回路 (入力バッファ、過電流保護等) に電源を供給します。また、マイコンやホール IC 等の外部回路の電源として使用できます。 ・CB 端子には、発振防止用コンデンサ C0 を接続してください。容量は、$1.0\mu\text{F}\pm 20\%$ を推奨します。 	<ul style="list-style-type: none"> ・3.4.7 VCB 電源 	-
3	GL1	制御系グランド端子	<ul style="list-style-type: none"> ・Vcc 系、VCB 電源系の GND です。 	-	-
4	GL2	下アーム出力基準端子	<ul style="list-style-type: none"> ・本端子の電位が下アーム出力の基準となります。 ・シャント抵抗 R_s を接続し、過電流保護や電流モニタを行います。 	<ul style="list-style-type: none"> ・3.4.1 (2) 過電流保護機能 	-
5	RS	過電流保護検出信号入力端子	<ul style="list-style-type: none"> ・過電流を検出し保護動作を行います。RS 端子電圧が V_{ref} (typ. 0.5V) を越えると、上下アーム出力をオール“L”状態にします。 	<ul style="list-style-type: none"> ・3.4.1 (2) 過電流保護機能 	-
6	U V W	上アーム出力基準端子	<ul style="list-style-type: none"> ・各端子の電位が各相上アーム出力の基準となります。 ・三相ブリッジ回路の各相中点およびモータ巻線に接続します。 	-	高圧端子
7	BU BV BW	上アーム駆動回路電源端子	<ul style="list-style-type: none"> ・上アーム駆動回路に電源を供給します。 ・ブートストラップコンデンサの容量はゲートのチャージ電流やスイッチング条件等を考慮の上、適正值に設定してください。 	<ul style="list-style-type: none"> ・3.4.1 (1) (b) 上アーム不足電圧検出動作 ・3.4.2 ブートストラップ方式電源駆動について 	高圧端子
8	BD	ブートストラップダイオード用端子	<ul style="list-style-type: none"> ・U, V, W 相毎に高圧ダイオード及び電流抑制抵抗を経由して、上アーム駆動回路電源端子 (BU, BV, BW) に接続されています。 ・VCC 端子に接続することでブートストラップ用途に使用できます。 	<ul style="list-style-type: none"> ・3.4.2 ブートストラップ方式電源駆動について 	-
9	PGU PGV PGW	上アームゲート駆動用出力端子	<ul style="list-style-type: none"> ・三相ブリッジ回路上アーム出力段パワー素子のゲート駆動信号を出力します。 ・各相 U, V, W 端子電位を基準として、BU, BV, BW 電圧を出力します。 	<ul style="list-style-type: none"> ・3.5.1 出力配線 ・3.5.4 出力段パワー素子の大容量化 	高圧端子
10	NGU NGV NGW	下アームゲート駆動用出力端子	<ul style="list-style-type: none"> ・三相ブリッジ回路下アーム出力段パワー素子のゲート駆動信号を出力します。 ・GL2 端子電位を基準として、Vcc 電圧を出力します。 	<ul style="list-style-type: none"> ・3.5.1 出力配線 ・3.5.4 出力段パワー素子の大容量化 	-

表 3.2.1 各端子の機能(2/3) [対象形式 : ECN30552/30502]

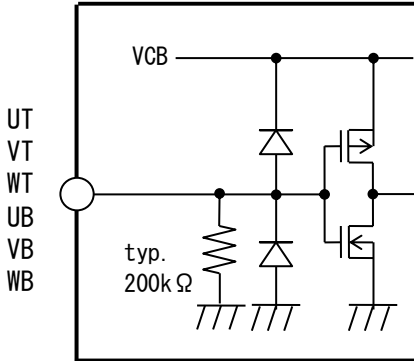
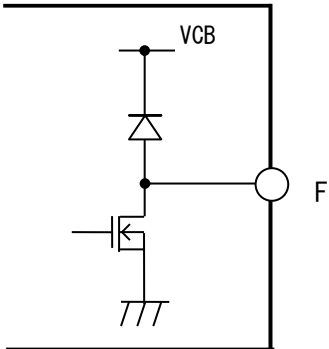
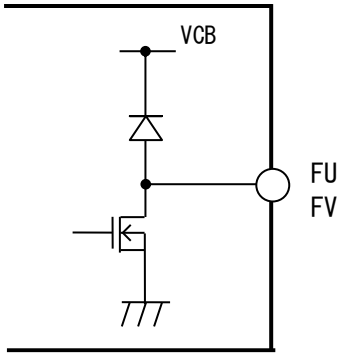
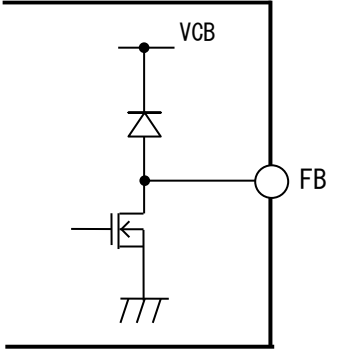
No.	端子記号	項目	機能・注意事項	関連項目	備考
12	UT VT WT UB VB WB	各アーム制御信号入力端子	<ul style="list-style-type: none"> 各アームの制御信号を入力します。UT, VT, WT は上アーム、UB, VB, WB は下アームの出力に対応します。 入出力の関係は“H”アクティブです。 ノイズが観測される場合は、コンデンサを設置してください。 入力の最大定格は VCB+0.5V です。 	<ul style="list-style-type: none"> 3.5.2 入力端子に関する注意点 	-
		 <p style="text-align: center;">図 3.2.1 UT, VT, WT, UB, VB, WB 端子の等価回路</p>			
13	F	Fault 信号出力端子	<ul style="list-style-type: none"> NMOS のオープンドレインとなっており、外部抵抗 RF (推奨値 10kΩ ±5%) を経由して、CB または 5V にプルアップしてください。 Vcc 不足電圧検出、過電流保護が動作した時、“L” を出力します。 定常状態では“H” を出力します。 	<ul style="list-style-type: none"> 3.4.1(1) (a) Vcc 不足電圧検出動作 3.4.1(2) 過電流保護機能 	-
		 <p style="text-align: center;">図 3.2.2 F 端子の等価回路</p>			

表 3.2.1 各端子の機能(3/3)

No.	端子記号	項目	対象形式	機能・注意事項	関連項目	備考
14	FU FV	誘起電圧信号出力端子	ECN30552	<ul style="list-style-type: none"> ・ NMOS のオープンドレインとなっており、外部抵抗 RFU、RFV (推奨値 10kΩ ±5%) を経由して、CB または 5V にプルアップしてください。 ・ インバータ動作停止状態 (UB, VB, WB, UT, VT, WT=L) の時に、U 相および V 相の誘起電圧情報を出力します。 ・ U/V 端子電圧が VIH 以上の時 “H” を、VIL 以下の時 “L” を出力します。 	・ 3.4.5 誘起電圧検出機能	-
		 <p>図 3.2.3 FU, FV 端子の等価回路</p>				
15	FB	フィードバック信号 (モータ電流極性情報) 出力端子	ECN30502	<ul style="list-style-type: none"> ・ NMOS のオープンドレインとなっており、外部抵抗 RFB (推奨値 10kΩ ±5%) を経由して、CB または 5V にプルアップしてください。 ・ U 相のモータ電流極性情報を出力します。 ・ モータ電流の極性が “負” の時 “L” を、“正” の時 “H” を出力します。 	・ 3.4.6 電流極性検出機能	-
		 <p>図 3.2.4 FB 端子の等価回路</p>				

3.3 マーキング仕様

マーキングは IC の表面レジン部に表示しています。

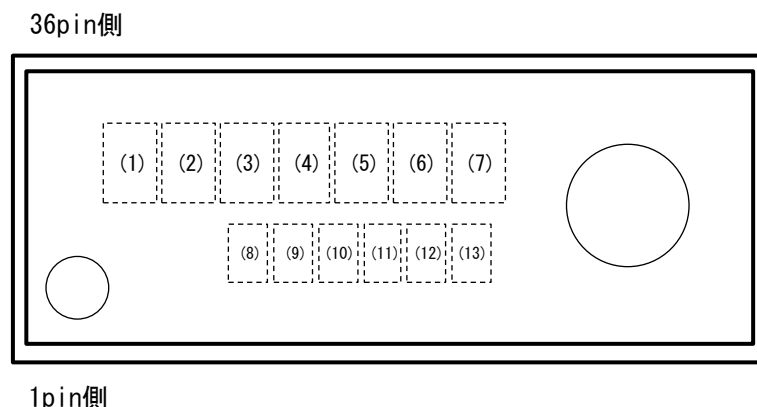


図 3.3.1 マーキング仕様

No. (1)～(7) : 形式名を示します。

No. (8)～(13) : ロット番号を示します。

ロット番号は下記に基づきマーキングしています。

No. (8) (9) : 組立月/日の西暦下二桁。

No. (10) : 組立月/日の月。ただし下記記号に基づきます。

1月:A、2月:B、3月:C、4月:D、5月:E、6月:K、

7月:L、8月:M、9月:N、10月:X、11月:Y、12月:Z

No. (11)～(13) : 品質管理番号を示します。

A～Z(I、0を除く)の英文字、0～9までの数字か、空白のいずれかとなります。

3.4 機能および注意点

3.4.1 保護機能

(1) 不足電圧検出機能

(a) Vcc 不足電圧検出動作

Vcc 電圧が低下し、LVSD 動作電圧 (LVSDON) 以下になると、上下アームの出力をオール “L” 状態とし、F 端子に “L” を出力します。本機能はヒステリシスを持っており、Vcc 不足電圧検出動作後のリセットは、Vcc 電圧が上昇し LVSD 回復電圧 (LVSDOFF) 以上になった後、6 つの入力信号 (UT, VT, WT, UB, VB, WB) 全てを Fault リセット遅延時間 (tflrs) 以上、“L” レベルに保つことで行われます。

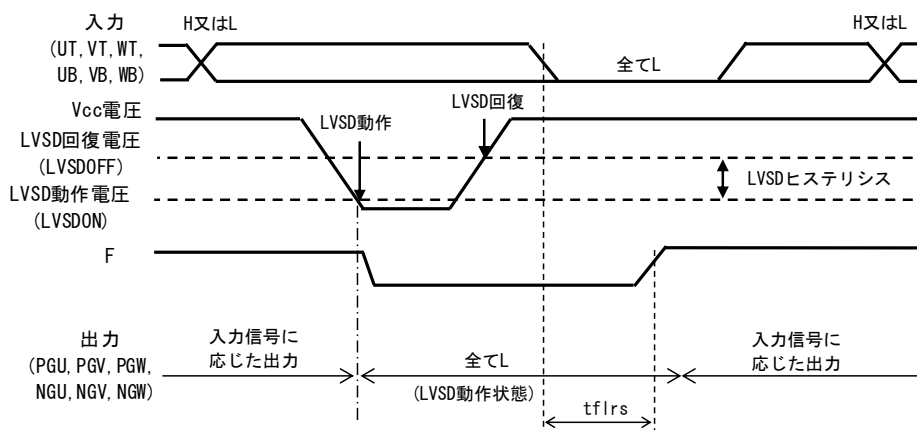


図 3.4.1.1 Vcc 不足電圧検出動作 (LVSD 動作) タイミングチャート

(b) 上アーム不足電圧検出動作

上アーム電源電圧 (BU-U, BV-V, BW-W 間電圧) が低下し、上アーム LVSD 動作電圧 (LVSDONT) 以下になると、上アームオン信号が入力された状態でも該当の相の上アーム出力を“L”とします。本機能はヒステリシスを持っており、上アーム電源電圧 (BU-U, BV-V, BW-W 間電圧) が上昇し上アーム LVSD 回復電圧 (LVSDOFFT) 以上になった後、次の上アームオン信号が入ると解除します。ただし、本機能動作後、上アームオン信号が入力されている状態で電源が回復しても上アームはオンしません。これは、上アーム制御回路のラッチ機能 (3.4.8 レベルシフト回路参照) によるものです。一旦上アームオフ信号を入力し、再びオン信号を入力することで上アームがオンします。本機能は Fault 出力しません。

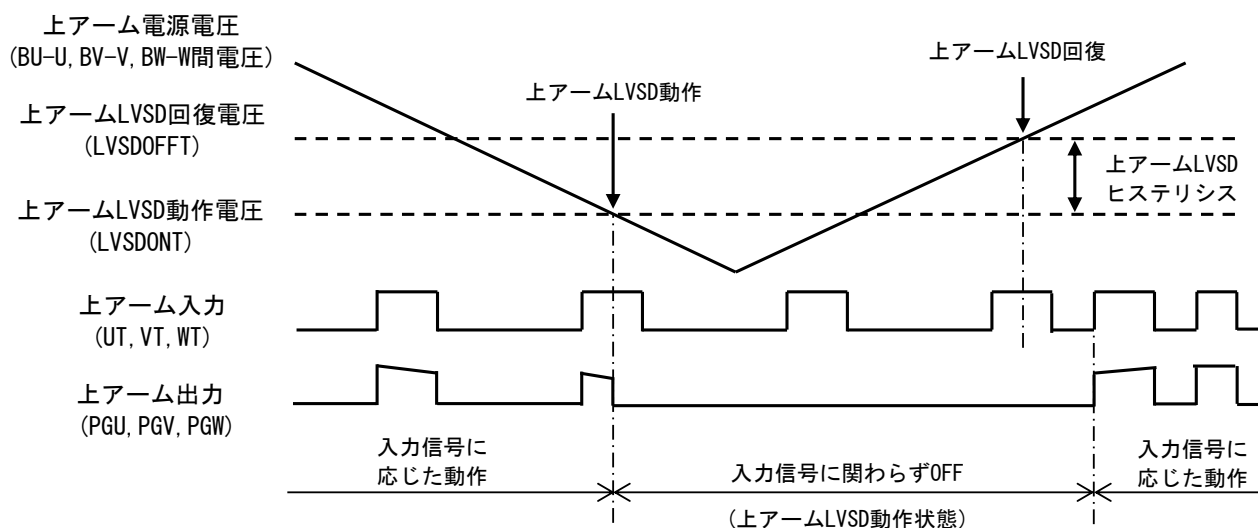


図 3.4.1.2 上アーム不足電圧検出動作 (上アーム LVSD 動作) のタイミングチャート

(c) 注意事項

モータ回転中に V_{cc} 不足電圧検出または上アーム不足電圧検出が動作すると、主電源 (V_s) への回生電流が発生し V_s 電圧が上昇する可能性があります。 V_s 電圧が出力段パワー素子の最大定格を超えないようにしてください。特に V_s -GND 間のコンデンサ容量が小さい場合は電圧が上昇し易いためご注意ください。

(2) 過電流保護機能

(a) 過電流保護動作

本製品は、RS端子の電圧によって過電流を検出します。端子電圧が内部検出回路のVref (typ. 0.5V) を超えると上下アーム出力をオール“L”状態とし、F端子に“L”を出力します。

過電流保護動作後のリセットは、6つの入力信号(UT, VT, WT, UB, VB, WB)全てをFaultリセット遅延時間(tflrs)以上“L”レベルに保つことで行われます。

Vcc投入直後は、過電流保護動作状態となる場合があります。この場合も上記リセット方法により復帰します。

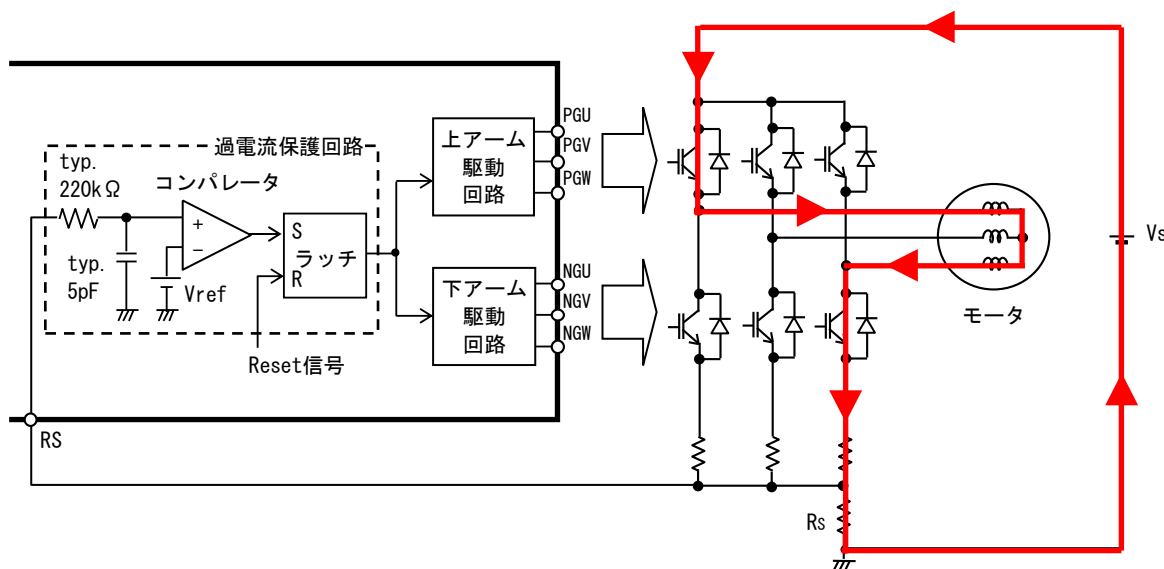


図 3.4.1.3 シャント抵抗の電流(一例)

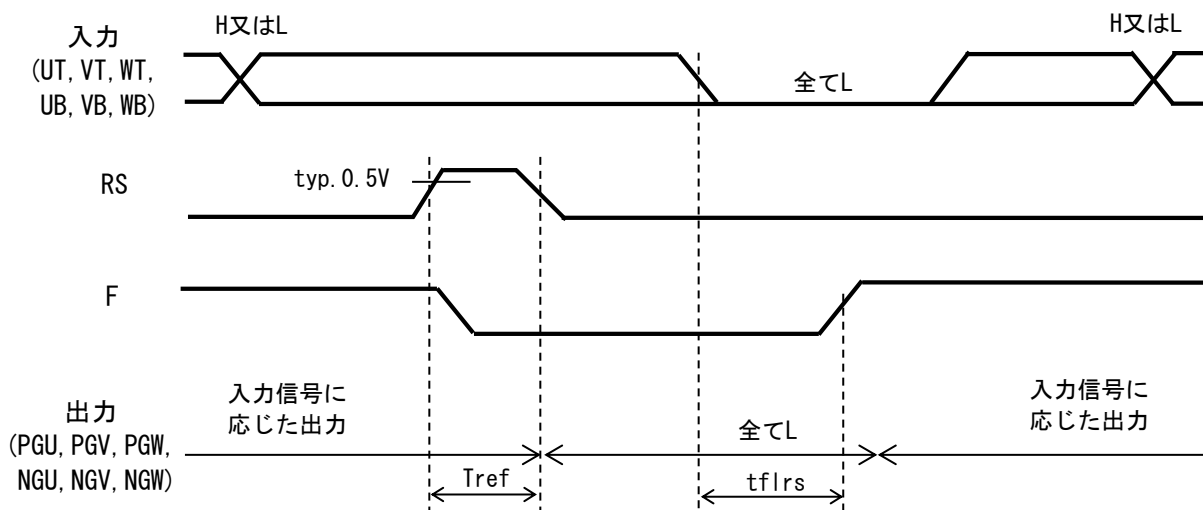


図 3.4.1.4 過電流保護動作のタイミングチャート

(b) 設定方法

過電流保護設定 I_0 は次式で求めます。

$$I_0 = V_{ref} / R_s$$

ここで、

V_{ref} : 過電流保護基準電圧

R_s : シャント抵抗の抵抗値

過電流保護設定においては、 V_{ref} ばらつき、 R_s ばらつき、および過電流保護動作時に出力段パワー素子がオフするまでの遅延時間を考慮する必要があります。モータ巻線電流を観測し確認をお願いします。

また、GL2 端子の電圧が製品仕様書の GL2 端子許容電圧 (V_{GL2}) の範囲を超えないよう、シャント抵抗を選定してください。

図 3.4.1.5、図 3.4.1.6 に示すように本機能は、還流電流や電源回生電流等のシャント抵抗を正方向に流れない電流に対して有効ではありません。

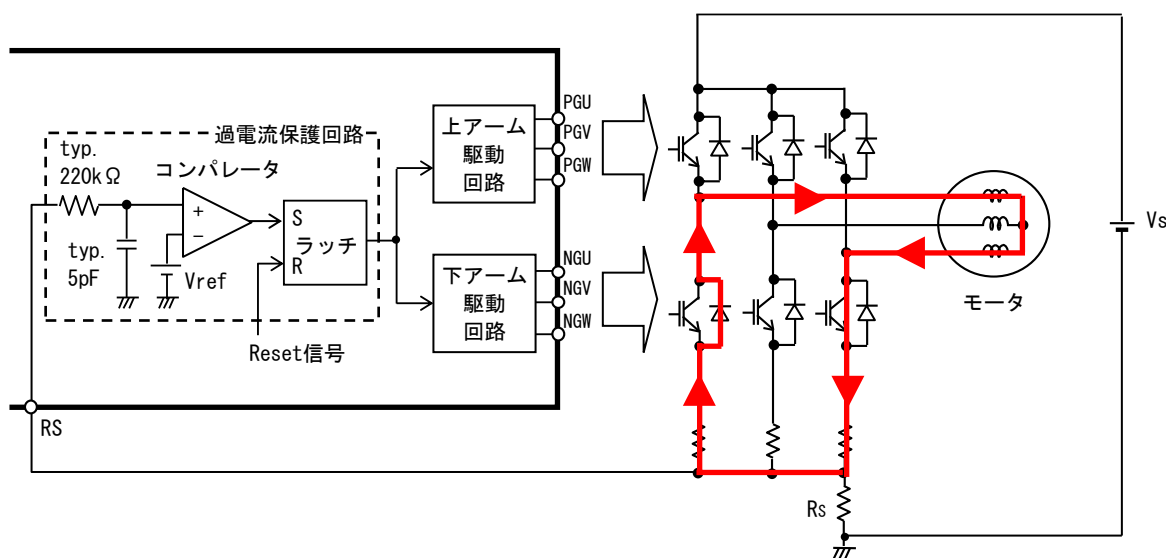


図 3.4.1.5 還流電流(一例)

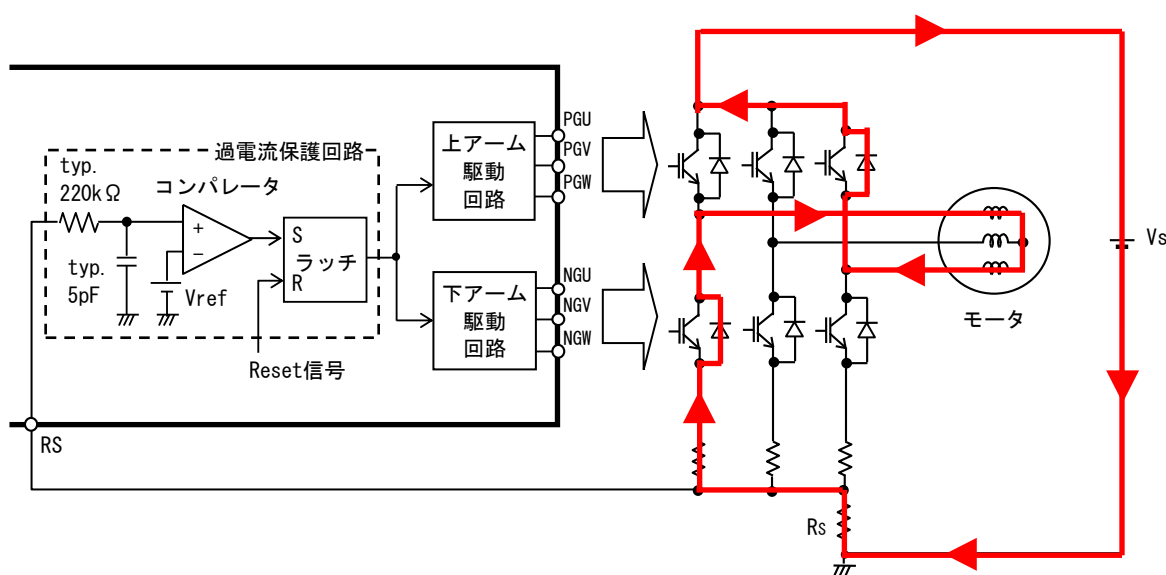


図 3.4.1.6 電源回生電流(一例)

(c) 注意事項

・シャント抵抗 R_s について

シャント抵抗 R_s の配線はできるだけインダクタンス成分を生じないようにしてください。(図 3.4.1.7 参照)
配線の抵抗およびインダクタンス成分が大きいと、下アームの IGBT のエミッタ電位 (MOS のソース電位) が変化し、IGBT (MOS) が異常動作する可能性があります。

また、過電流保護動作時において、このインダクタンス成分 (L_s) と電流の di/dt からシャント抵抗 R_s にマイナスサージ電圧 (V_a) が発生する場合があります。このマイナスサージ電圧 (V_a) は、IC の GL2-GL1 端子間および、下アーム出力 NGU, NGV, NGW 端子に (MOS/IGBT のゲート容量を介して) 印加され、最悪の場合 IC が破壊する可能性があります。このマイナスサージ電圧 (V_a) が、GL1 端子基準として GL2, NGU, NGV, NGW の各端子間において、 $-5V$ を越えないようにしてください。サージ電圧の抑制には、下記方法が効果的です。

- ① シャント抵抗 R_s の配線を極力短くする。
- ② 無誘導型のシャント抵抗を使用する。
- ③ シャント抵抗と逆並列接続にダイオード D_s を付加し、サージ電圧をクランプする。

この場合、ダイオードの接続箇所および容量の選択により効果が異なりますのでご注意ください。

ダイオードはファーストリカバリーダイオードを推奨します。定格はモータ電流に応じて選択してください。

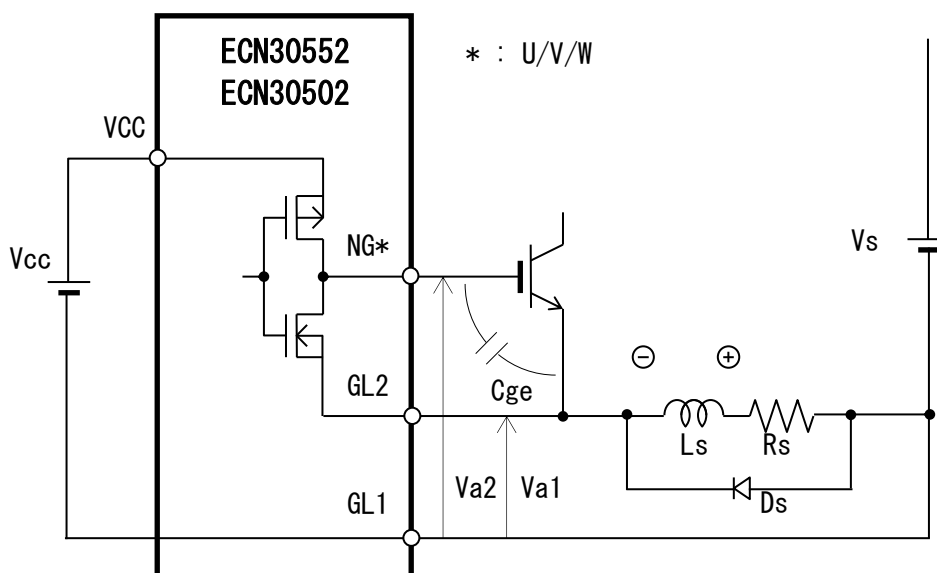


図 3.4.1.7 シャント抵抗における過電圧の発生

・RS 端子のノイズについて

RS 端子の内部には時定数約 $1\mu s$ の CR フィルタを内蔵しています。ノイズの影響で過電流検出機能が誤動作する場合は、外部に CR フィルタを追加することが有効です。ただし、外部 CR フィルタ追加によって過電流を検出するまでの遅延時間が増加しますのでご注意ください。

3.4.2 ブートストラップ方式について

(1) ブートストラップ方式概要

ブートストラップ方式は、上アーム電源の供給方法で、外部コンデンサ C_b を充電することで 主電源電圧 (V_s) より高い電位を得るものです。コンデンサ C_b は、一側端子を三相ブリッジ回路の各相中点 (U, V, W 端子) に、+側を各相上アーム電源端子 (BU, BV, BW) へ接続し、制御電源 V_{cc} を使って充電します。

ブートストラップ方式の上アーム電源供給方法の概略回路を図 3.4.2.1 に示します。下アームの出力段パワー素子をオンした時に C_b への充電が行われます (経路①)。上アーム駆動回路はこの時の C_b 充電電荷を電源として利用するため、出力段パワー素子のオンデューティには制限があります。ブートストラップ方式は、上アーム電源としてフローティング電源を用いる方法よりコスト的に有利ですが、動作の初期にコンデンサの充電を行う必要があります。

また、コンデンサ C_b の容量値により、上アーム出力段パワー素子のオン持続時間に影響がでます。特に PWM のキャリア周波数が低い場合は、注意が必要です。

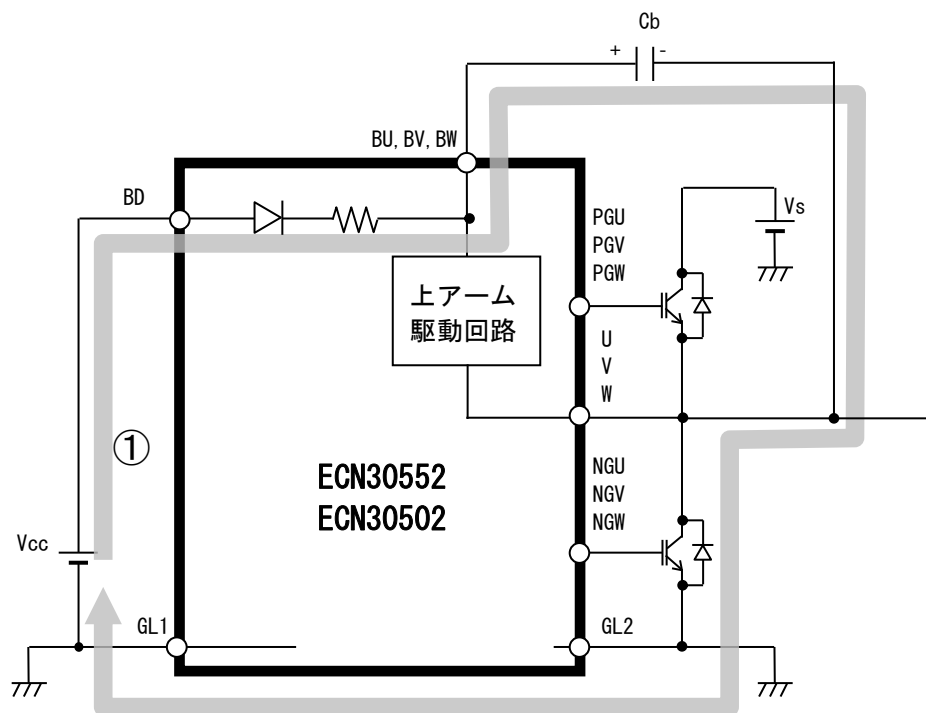


図 3.4.2.1 ブートストラップ方式電源供給方法

(2) 内蔵ブートストラップダイオード、電流抑制抵抗 (BD 端子について)

本製品は、図 1.3.1、1.3.2 のブロック図に示すように、BD 端子と BU, BV, BW 端子間それぞれにブートストラップ用の高圧ダイオードと電流抑制抵抗を内蔵しています。BD 端子-BU, BV, BW 端子間の各抵抗成分 R_{bd} は約 75Ω です。ブートストラップコンデンサ C_b の電圧は、抵抗成分 R_{bd} と出力段パワー素子のオンデューティおよび C_b 容量に依存します。ご使用の条件や環境について考慮の上、インバータ動作時にブートストラップ電圧が上アーム LVSD 動作電圧 max 値 (11.0V) 以下にならないよう、 C_b 容量等の設定を行ってください。(次頁 (3) 参照)

なお、内蔵のブートストラップダイオードと電流抑制抵抗を使用せず、外付け部品として V_{cc} 電源-BU, BV, BW 間に高圧ダイオードと電流抑制抵抗を設置することも可能です。この際、BD 端子は GND 電位としてください。

(3) ブートストラップ回路部品について

(a) ブートストラップコンデンサ Cb

Cb は、上アーム駆動回路の過電圧による破壊を防止するためにできるだけ IC の近くに接続してください。

ブートストラップコンデンサ Cb 容量の最適値は、スイッチング周波数、出力段パワー素子のオンデューティ、ゲート容量によって変化します。

Cb を充電してから次の充電を行うまでの間、上アーム電源電圧は、上アーム駆動回路の漏れ電流と上アーム出力パワー素子のゲートチャージ電流により消費され次第に低下します。上アーム電源電圧が上アーム不足電圧動作電圧に達すると上アーム出力はオフとなります。従って、Cb の容量値は上アームのオンを持続させるために重要な要素です。Cb を充電してから次の充電を行うまでの間に上アームがオフするまでの持続時間 ton_{max} は一般的に下式で求められます。

$$ton_{max} = \{(V_{Cb} - LVSDONT) \times Cb - Q1 \times n\} / Is2$$

V_{Cb} : 充電直後の上アーム電源電圧

$LVSDONT$: 上アーム不足電圧動作電圧

Cb : ブートストラップコンデンサ容量

$Q1$: 出力段パワー素子のゲート充電電荷

n : 上アーム出力段パワー素子の動作回数

$Is2$: 上アーム駆動回路漏れ電流

ブートストラップコンデンサ容量 Cb は、システム上から要求される上アーム最大オン時間 ton_{max} とドライブする出力段パワー素子の必要全ゲート電荷 Q1 により選定してください。参考として、 $V_{Cb}=15V$ 、 $LVSDONT=11V$ 、 $n=1$ 回、 $Is2=30 \mu A$ としたときの計算例を以下に示します。

出力段パワー素子例	ゲート電荷 Q1 (μC)	Cb (μF)	上アーム最大オン時間 ton_{max} (ms)
600V/10A MOS	0.040	1.0	132
600V/35A IGBT	0.060	1.0	131
600V/35A IGBT	0.060	3.3	438
600V/35A IGBT	0.060	5.6	745

なお、図 3.5.1.1 の例のように、IC ゲート駆動用出力端子と出力段パワー素子の間にコンデンサを追加する場合は、追加したコンデンサの容量も考慮してください。

また、上アーム出力段パワー素子動作回数 $n \geq 2$ となる場合、出力段パワー素子のゲートチャージの回数分 Cb を早く放電させますので、上記計算式のとおり ton_{max} は短くなります。正弦波駆動では上下アームの出力段パワー素子は交互に動作するため、 $n=1$ の状態が一般的です。但し、マイコンの PWM 信号と出力段パワー素子の動作が対応しない場合は、上または下アーム片側の出力段パワー素子のみが動作して $n \geq 2$ となる可能性があります。例えば、PWM 信号のパルス幅が狭い領域では、プリドライバ IC の内部フィルタ機能（入力狭幅パルス除去）やプリドライバ IC および出力段パワー素子の動作遅延の影響があり、マイコンの PWM 信号と出力段パワー素子の動作が対応しないことが想定されます。御社システムで評価の際に、実際の出力段パワー素子のオンデューティとブートストラップ電圧をご確認の上、最適なコンデンサ Cb を選定等のご配慮をお願いします。

(b) ブートストラップ電流抑制抵抗 : Rb (外部部品のブートストラップダイオードを用いる場合)

ブートストラップ動作時の Cb 初期充電電流（突入電流）を制限するために、Rb は重要です。突入電流が大きいと以下の悪影響をもたらしますので Rb は必ず挿入してください。

① ブートストラップダイオード Db のサージ電流破壊

ダイオードのサージ電流許容値以下となるよう Rb を設定してください。

② 過電流保護機能の誤動作

Cb 突入電流は、下アーム出力段パワー素子を介して過電流検出用のシャント抵抗に流れます。この電流が過電流検出レベルよりも大きいと IC は過電流保護動作を起こします。過電流検出レベル以下となるよう Rb を調整してください。

③ 上アーム駆動回路の過電圧破壊

突入電流が大きいと配線のリアクタンス成分が影響し、出力段パワー素子のスイッチング時に過電圧を発生させ、場合によってはプリドライバ IC の破壊につながります。過電圧を発生させないよう突入電流を抑制するとともに Cb コンデンサを IC 近傍に配置する等の工夫してください。

(c) ブートストラップダイオード : Db (外部部品を用いる場合)

ダイオード Db は、耐圧 600V 以上で順方向電圧が十分小さく、逆回復時間 t_{rr} が 100ns 以下のものを推奨します。順方向電圧が大きいと上アーム電源電圧が低下します。また t_{rr} が大きいと上アーム出力段パワー素子がオンした際に Db の逆回復電流 I_{rr} が V_{cc} 電源に流れ込み電源供給効率を低下させます。システムに応じてご評価の上決定してください。

3.4.3 デッドタイム

各相の出力段パワー素子は上アームと下アームがトータムポール構成となっているため、同相の上下アームが同時オンした場合、貫通電流が流れて出力段パワー素子およびブリドライバ IC が破壊する恐れがあります。従って、同相上アーム(下アーム)オフから同相下アーム(上アーム)オンへ出力制御を移行する場合、同相上下アームをオフさせる期間(デッドタイム)を確保する必要があります。

本製品は、上下同時オン出力を禁止する論理回路が内蔵されています。(デッドタイムは生成しません。) この回路は入力ベースでのみ作用し、ブリドライバ IC の出力遅延および出力段パワー素子の動作遅延まで含めたものではありません。出力段パワー素子の出力ベースで、いかなる場合も同時オンのタイミングがないよう、入力信号側でデッドタイムを設定してください。

3.4.4 内部フィルタ回路

本製品は上下アーム駆動回路の直前に内部フィルタ回路を備えています。このフィルタ回路は、ブリドライバ IC の各アーム制御信号入力端子(UT, VT, WT, UB, VB, WB)に入力されたノイズや狭幅のパルス信号を除去します。フィルタ回路が除去するパルス幅は、各相のターンオン・オフ出力遅延時間以下が目安です。

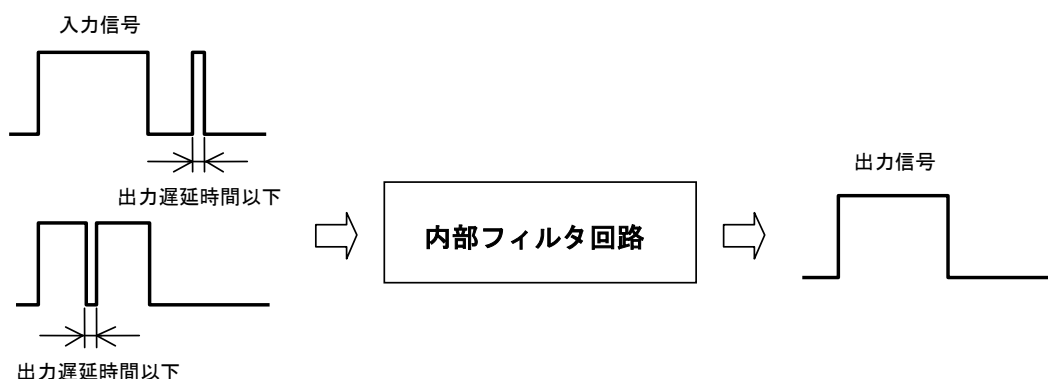


図 3.4.4.1 内部フィルタ回路の動作

3.4.5 誘起電圧検出機能(対象形式 : ECN30552)

インバータ動作停止時に外力によってモータが回転している場合(フリーラン)の位置情報として、FU 端子から U 相、FV 端子から V 相の誘起電圧信号を出力します。図 3.4.5.1 にタイミングチャートを示します。ブリドライバ IC が誘起電圧信号を出力する条件は、UB, VB, WB, UT, VT, WT 全端子 “L” 入力時です。この条件以外は FU, FV 信号を位置情報として使用しないでください。また、モータの回転速度が低下し、誘起電圧が検出レベル(VILE)を下回ると、FU, FV 端子は “L” 出力となります。モータのばらつき、検出レベルのばらつきを考慮の上で本信号を使用してください。

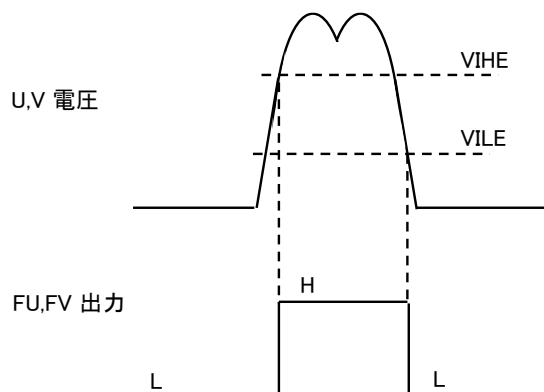


図 3.4.5.1 モータ出力(U, V)と FU, FV 端子信号出力のタイミングチャート

3.4.6 電流極性検出機能(対象形式: ECN30502)

インバータ動作時のモータ電流位相情報として、FB 端子から U 相の電流極性信号を出力します。モータ電流の極性について、出力段パワー素子側からモータコイル側へ流れる向きを正、モータコイル側から出力段パワー素子側へ流れる向きを負とすると、FB 端子はモータ電流極性が“正”の時に“H”を、“負”の時に“L”出力します。

電流極性信号は U 端子の電圧を元に U 相の電流極性を検出しており、検出のタイミングは U 相上アームゲート駆動信号 (PGU) の立上り直前(約 $0.1 \sim 0.5 \mu\text{s}$ 前)です。

ブリドライバ IC がゲート駆動信号を出力してから出力段のパワー素子が動作するまでの時間が過剰に長い場合、正確に電流極性を検出できない可能性があります。

電流極性が“負”の時は、図 3.4.6.1 に示すように、U 相上アームゲート駆動信号 (PGU) 立上りの $0.5 \mu\text{s}$ 前までに出力段パワー素子の動作が完了するようにゲート抵抗、ゲート容量、デッドタイムの調整を行ってください。

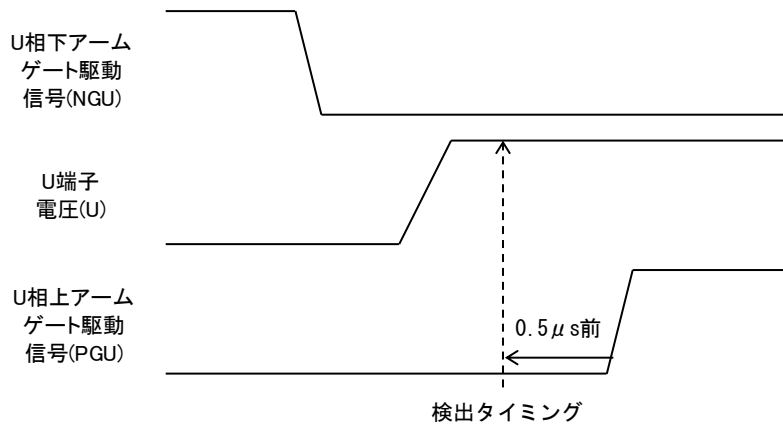


図 3.4.6.1 電流極性が“負”の時の検出タイミング

3.4.7 VCB 電源

VCB 電源は、Vcc 電源から生成され、CB 端子から出力されます。

VCB 電源は、過電流保護回路等の IC 内部回路の電源となります。図 3.4.7.1 に等価回路を示します。

本回路は、フィードバック回路となっています。

発振防止のために CB 端子にはコンデンサ C0 を接続してください。

C0 のコンデンサの容量は、 $1.0 \mu\text{F} \pm 20\%$ を推奨します。

コンデンサの容量が大きいほど VCB 電源は安定する方向となりますが、過度に大きくせず、目安として $2 \sim 3 \mu\text{F}$ 以下を推奨します。

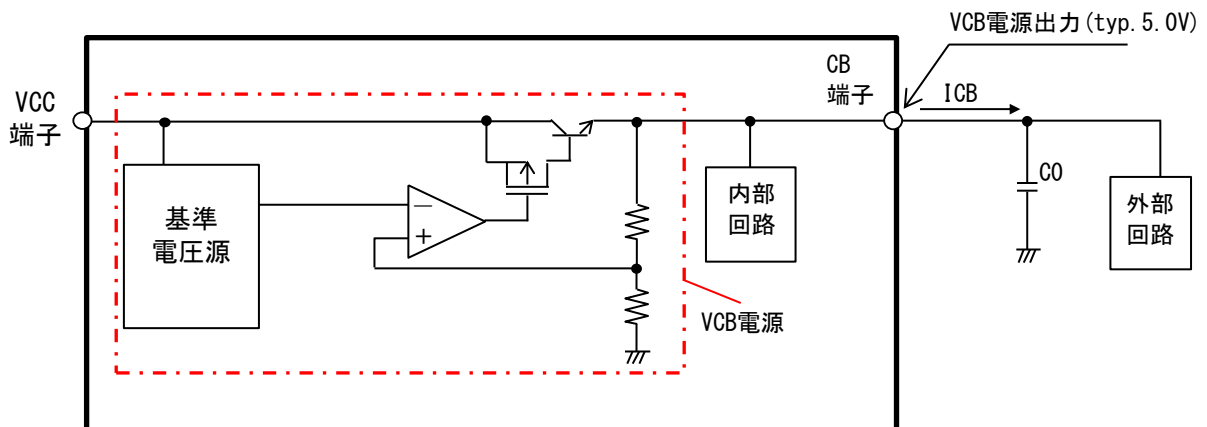


図 3.4.7.1 VCB 電源等価回路

3.4.8 レベルシフト回路

図 3.4.8.1 にレベルシフト回路の構成を示します。レベルシフト回路は、GND レベルを基準とした入力信号をフローティング電位となる各相 U/V/W 電圧を基準とした上アームゲート駆動信号に変換します。レベルシフト回路高圧 NMOS (a)/(b) の駆動回路は、レベルシフト回路の消費電流を減らすために、入力信号のエッジトリガによるラッチ回路構成となっています。

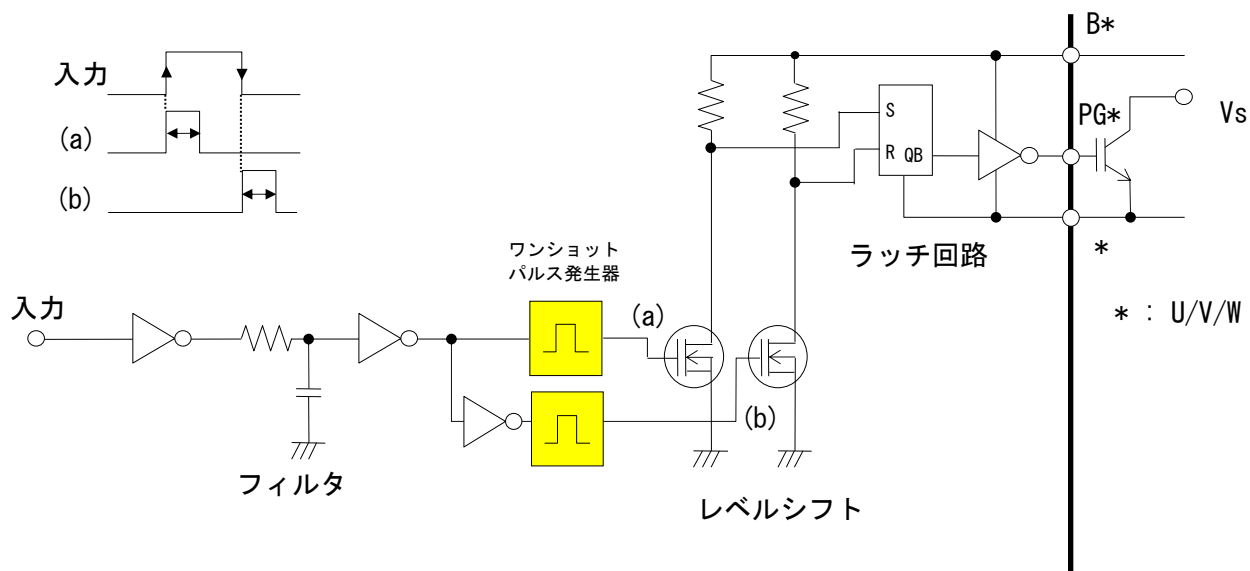


図 3.4.8.1 レベルシフト回路の構成

3.5 使用上の注意事項

3.5.1 出力配線

プリドライバ IC の出力端子と出力段パワー素子を接続する配線は、極力短くして配線インダクタンス成分を最小にしてください。配線のインダクタンス L_w と出力段パワー素子のゲート容量 C_g とで定まる周波数でプリドライバ IC の出力波形が振動する場合があります。この振動電圧により、IC が破壊することがあります。振動が観測される場合は、図 3.5.1.1 に示すように IC 各相上下アーム出力端子の IC に近い位置に、下記を接続する等により、振動を抑制してください。

- ・コンデンサ C_P (例：560pF、使用条件により調整)
- ・ゲート直列抵抗 R_g (例：100 Ω 、使用条件により調整)

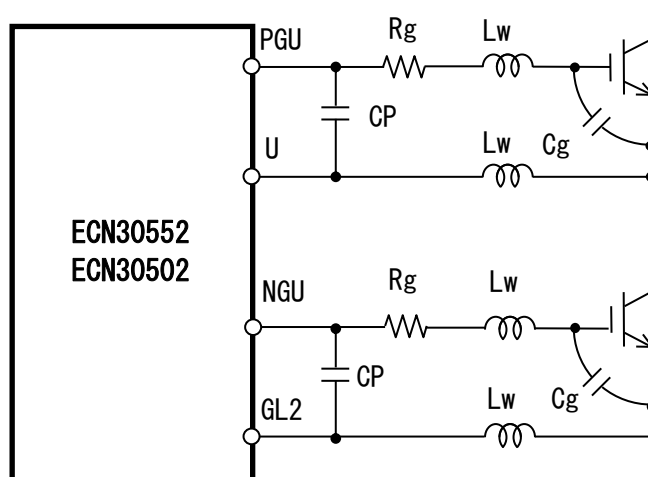


図 3.5.1.1 振動防止用コンデンサ C_P と抵抗 R_g の付加 (U 相のみ表示)

3.5.2 入力端子に関する注意点

入力端子 (UT, VT, WT, UB, VB, WB) は、プリドライバ IC の内部レギュレータ電圧 V_{CB} の CMOS レベルで駆動できます。制御マイコンの電源に外部電源を用いる場合は、外部電源電圧の変動等で入力信号の電圧が入力端子の最大定格 ($-0.5V \sim V_{CB}+0.5V$) を越えないようご配慮ください。

入力端子は、入力インピーダンスが大きいため出力段パワー素子のスイッチング動作時の dv/dt ノイズを受けやすくなっています。このため、プリント基板の設計においては、特に、出力段パワー素子のスイッチングノイズが、入力端子に回り込まない様に注意してください。ノイズが入力されると IC の誤動作、過熱、及び過電圧の発生等によりプリドライバ IC が破壊する場合があります。

図 3.5.2.1 のフィルタを入力端子に挿入するとノイズに対して効果的です。この場合、入力パルスの遅延が生じますので、上下アーム短絡等に注意してください。上下アーム短絡時の電流は大電流となるため、グラウンドラインが振動しプリドライバ IC への過電圧印加につながる場合があります。

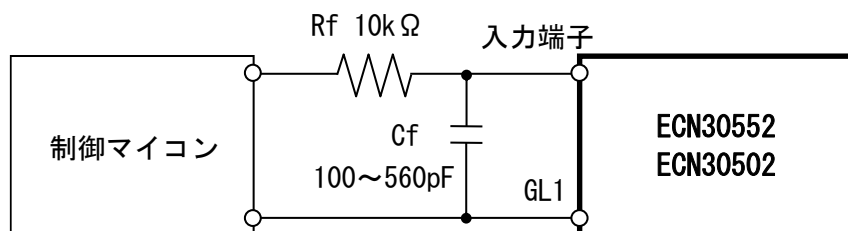


図 3.5.2.1 入力フィルタの挿入例

3.5.3 電源投入時の初期設定

Vcc 電源投入時はオールオフ設定 (UT, VT, WT, UB, VB, WB=L) とし、Vcc 電源が安定してからオン信号を入力するようにしてください。

上アームは、電源電圧を上アーム不足電圧回復電圧 (LVSDOFFT) 以上にする必要があります。そのため、インバータ動作前にコンデンサ Cb の初期充電を行う必要があります。Cb の充電は、該当する相の下アームをオンにすることにより行われます。初期充電時の下アームオン時間は、BD-BU, BV, BW 間の抵抗成分 Rbd (外部部品使用時は外部部品の特性による) とコンデンサ容量 Cb の時定数 $Rbd \times Cb$ に基づき設定します。電源投入後初期設定として、 $T=Rbd \cdot Cb$ の 3 倍以上の下アームオンパルス幅を入力するか、 $T=Rbd \cdot Cb$ の下アームオンパルスを 3 パルス以上入力することを推奨します。

3.5.4 出力段パワー素子の大容量化

IC の出力端子に外部 CMOS バッファを接続することにより、出力段パワー素子の大容量化が理論的に可能です。ただし大容量化した場合、出力段パワー素子を高速で大電流スイッチングするために、はね上がり電圧や振動が生じやすく、ブリドライバ IC の誤動作や破壊につながる可能性が高くなります。従って、出力段パワー素子の大容量化にあたっては、ノイズ、過電圧発生等の抑制を充分評価した上でご使用くださるようお願いいたします。

3.5.5 VCC 端子に関する注意点

VCC 端子は、出力電流を供給する端子であり、ブリドライバ IC の出力がオンするたびに数百 mA ピークのパルス電流が流れます。VCC 端子配線に配線インダクタンスがあると、パルス電流によって $L \times di/dt$ のノイズが IC の VCC 端子に発生します。このノイズが Vcc の最大定格を越えると、IC が破壊する場合があります。このため、極力インダクタンス成分を低減してください。また、VCC 端子にできるだけ近い位置にコンデンサ等を接続してください。電解コンデンサと並列に数百 pF ~ 数 μ F 程度のセラミックコンデンサ (いわゆるバコン) を複数備えると効果的です。電解コンデンサの容量値はブートストラップコンデンサ Cb の 10 倍以上を目安としてください。

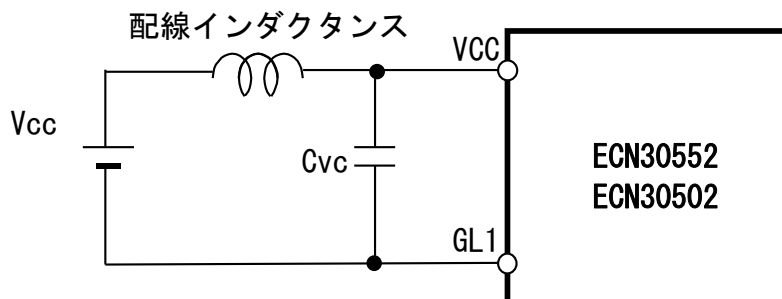


図 3.5.5.1 Vcc 電源コンデンサ付加

3.5.6 GL1 端子、GL2 端子に関する注意点

GL1 端子は制御系グランド端子であり、パッケージ内で 1, 22, 23, 36 ピンを接続しています。GL2 端子は下アーム出力の基準端子のため、電流検出抵抗を接続してください。GL1 端子と GL2 端子の配線を共通のベタ配線で配線すると大電流が流れる GL2 端子の変動の影響を受け、誤動作の可能性があります。GL1 端子と GL2 端子の配線は分けて配線してください。

3.6 発生損失と接合温度の算出方法

3.6.1 発生損失

本製品の総発生損失は、以下の3項目に大別されます。

- (1) 外付け出力段パワー素子のゲート容量の充放電による発生損失
- (2) IC内部の高圧回路(レベルシフト回路)での発生損失
- (3) IC内部の制御回路(V_{CC}電圧系回路)での発生損失

以下の条件における発生損失の計算例を図3.6.1.1に示します。

出力段パワー素子のゲート容量 : C=1000pF

制御電源電圧 : V_{CC}=15V

主電源電圧 V_S=280V

PWM周波数 : f_{PWM} =1~30kHz

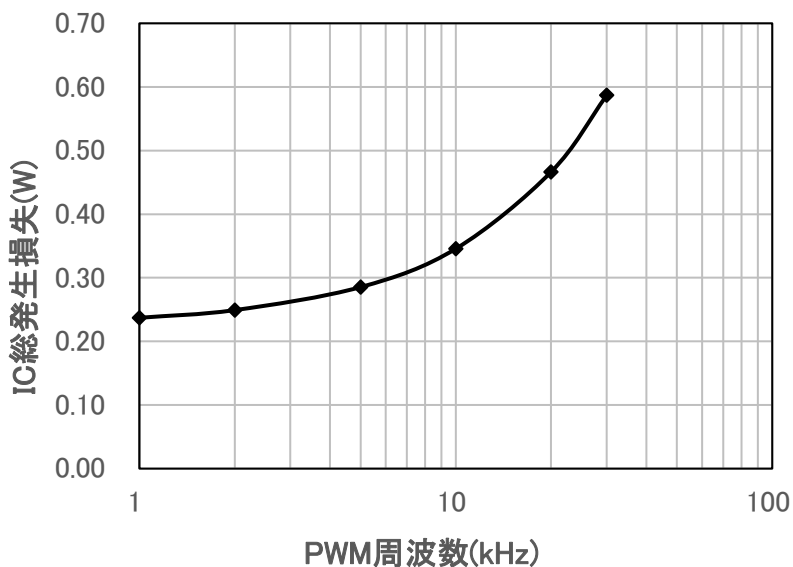


図 3.6.1.1 消費電力のPWM周波数依存性計算例

3.6.2 接合温度の算出方法

ICのケース温度測定でのおよその接合温度は、次式で求めます。

$$T_j = T_c + R_{jc} \times P$$

T_j : 接合温度(°C)

T_c : ケース温度(°C) (実測)

R_{jc} : 接合-ケース間熱抵抗(°C/W)

P : ICの総発生損失(W)

・T_cの測定方法

ICのレジン(上面)の中心に熱電対をセットしケース温度T_cを測定します。
通流開始後、温度が飽和するまで待ち、温度飽和後の値を使用してください。

3.7 実装方法

(1) 端子間絶縁について

下記番号の端子間には高電圧が印加されますので、必要に応じてコーティング処理またはモールド等の絶縁処理を実施してください。

端子番号：26-27 間, 29-30 間, 32-33 間, 35-36 間

(2) タブ吊りについて

ICの側面を図3.7.1に示します。

ICの側面(両側)にはタブ吊りと呼ばれる部分があり、タブ吊りはGL1端子と同電位に接続されています。タブ吊りの近くに高圧の配線や部品を配置する場合は、コーティング処理またはモールド等の絶縁処理を施してください。

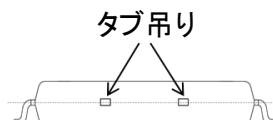


図 3.7.1 IC側面図

(3) コーティング樹脂について

コーティング樹脂がおよぼす半導体デバイスへの影響(熱的、機械的ストレス等)は、使用する基板のサイズや実装部品等によって異なります。コーティング処理を行う場合は、基板メーカーや樹脂メーカーとご相談のうえ、使用する樹脂を決定してください。

(4) はんだ付け条件

リフローによる推奨実装条件を図3.7.2に示します。

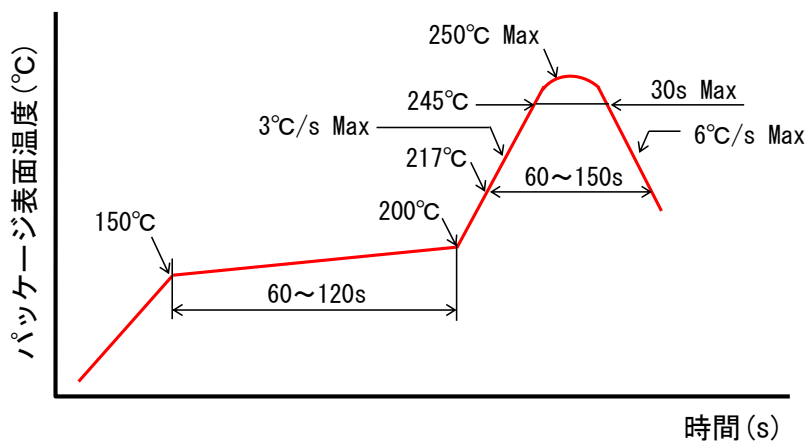


図 3.7.2 赤外線リフローおよびエアリフロー推奨条件

(5) はんだ接続部の信頼性

はんだ接続部の信頼性は、はんだ付け条件、基板材質、フットパターン等の影響を受けます。ご使用にあたっては、基板実装後の温度サイクル試験や熱衝撃試験等により十分な評価を行ってください。

特に HSOP36AN を熱膨張率の高い基板 (GEM-3 など) に実装すると、はんだ接合部の寿命が低下する場合がありますので注意してください。

4. 推奨回路

4.1 外付け部品

表 4.1.1 に推奨の外付け部品を示します。

表4.1.1 外付け部品

部品	標準値	目的	備考
Co	1.0 μF ± 20%, 25V	内蔵VCB電源平滑用	
Cb	1.0 μF ± 20%, 50V	ブートストラップ用	注1
Rs	注2	過電流保護設定用	
RF, RFU, RFV	10k Ω ±5%	プルアップ用	

注1. ブートストラップコンデンサの容量値は動作条件により異なります。

容量値はDCバイアス特性を考慮し設定願います。

注2. 過電流保護設定値は、次式で求めます。

$$I_0 = V_{ref} / R_s \text{ (A)}$$

図 4.1.1、図 4.1.2 に IC のブロック図と外付け部品の一例を示します。本例はあくまで目安であり、お客様のシステム仕様および使用条件等に合せ、冗長設計のうえ、周辺部品を選定してください。

部品設定については、使用状態に合わせて調整してください。また、電圧サージ吸収の効果を得るため、各部品はブリドライバ IC 端子近傍に設置してください。特に Rs 抵抗と RS 端子、GL2 端子間の配線はできるだけ短くしてください。

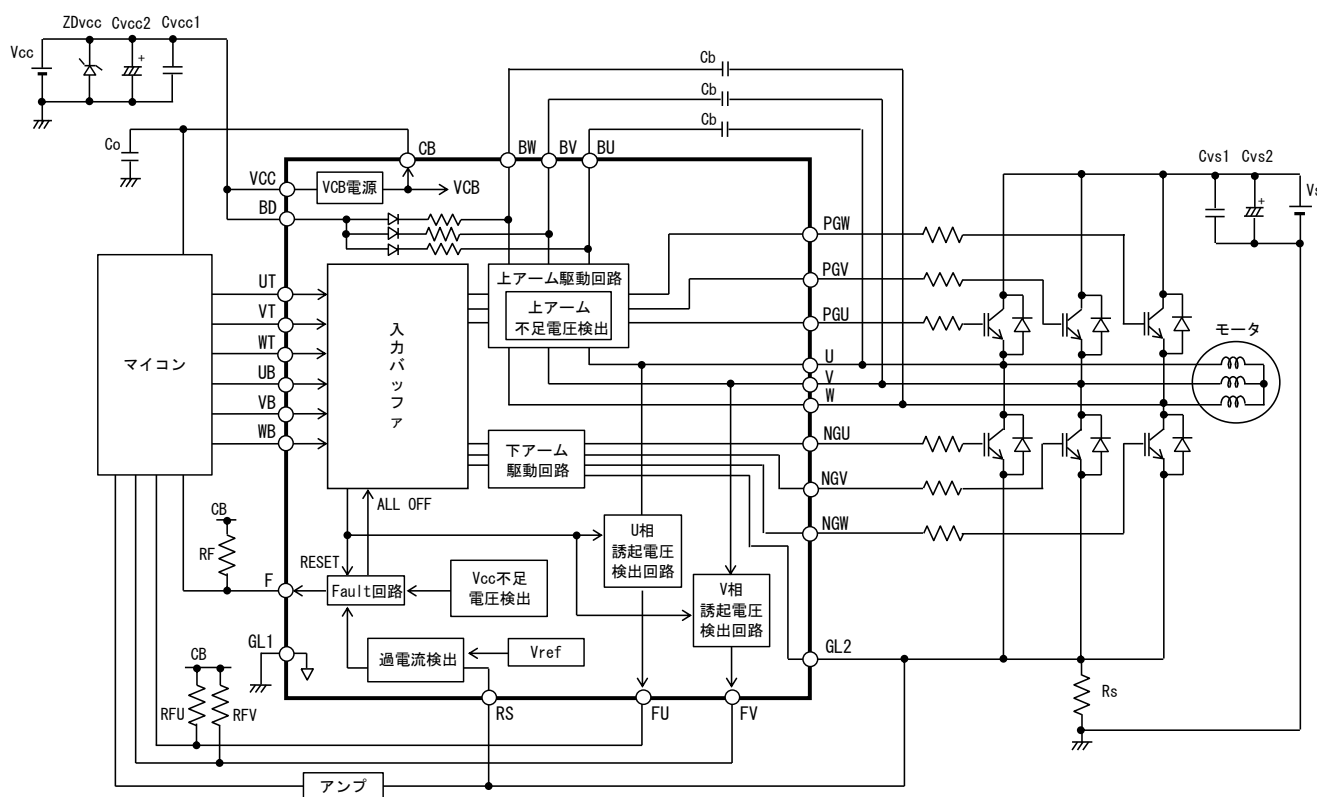


図 4.1.1 IC のブロック図 (ECN30552) と外付け部品

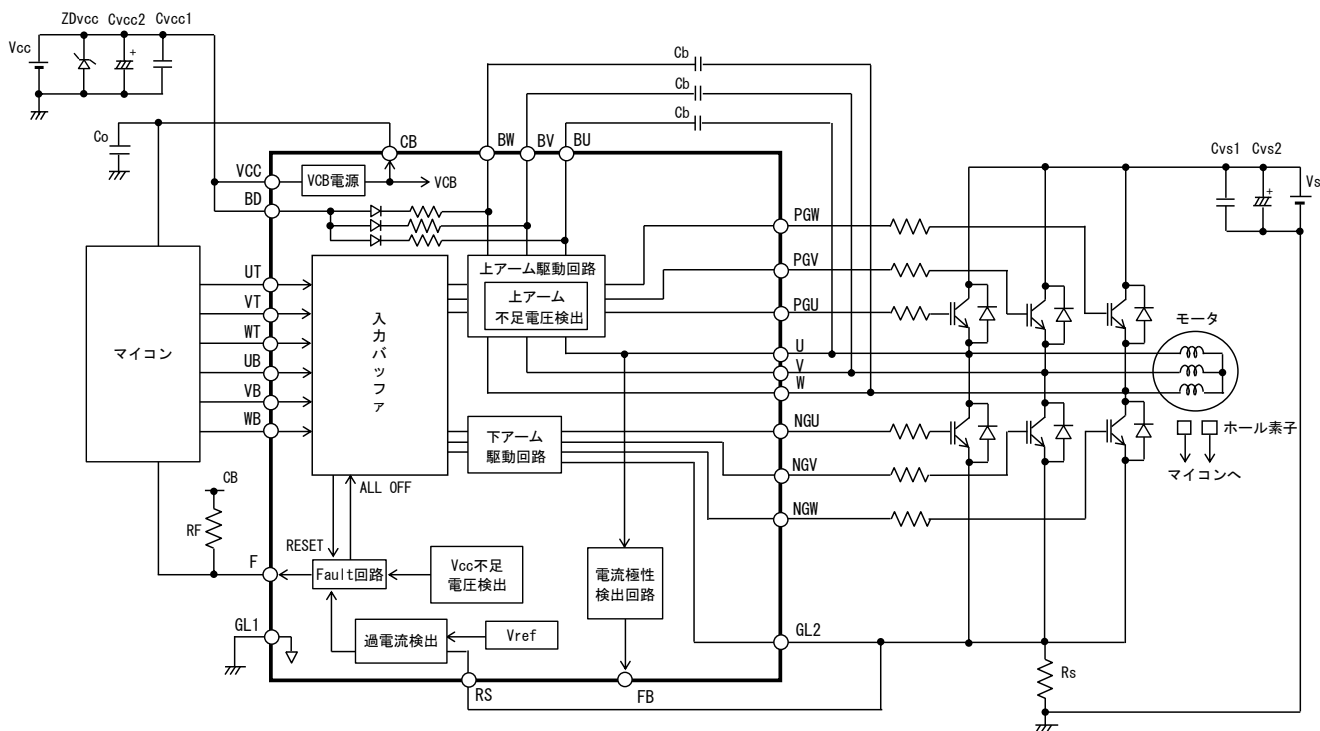


図 4.1.2 ICのブロック図(ECN30502)と外付け部品

4.2 その他の外付け部品

電源の安定化と IC を電圧サージから保護するため、表 4.2.1 の部品を配置することを推奨します。部品設定については、使用状態に合わせて調整してください。また、電圧サージ吸収の効果を得るため、各部品は IC 端子近傍に設置してください。

表4.2.1 その他の外付け部品

No.	部品	目的	備考
1	Cvcc1	VCC用 高周波ノイズ除去用	周波数特性の良いセラミックコンデンサなど2200pF程度
2	Cvcc2	VCC用 Vcc電源平滑用	電解コンデンサなど33 μ F程度
3	ZDvcc	VCC用 過電圧吸収用	周波数特性の良いツェナーダイオード
4	Cvs1	Vs用 高周波ノイズ除去用	周波数特性の良いセラミックコンデンサなど 33nF/630V程度
5	Cvs2	Vs用 Vs電源平滑用	電解コンデンサなど 1 μ F/630V程度

5. 不具合例(想定)

5.1 Vs、Vcc ラインへの外来サージによるプリドライバ IC 破壊(1)

- ・原因 モータの Vs ライン、Vcc ラインへの外来サージがプリドライバ IC へ印加された。サージ吸収用のパスコンの容量が小さいため、サージを十分吸収できなかった。
- ・症状 IC の過電圧破壊によって、モータが回転しない。
- ・対策 サージ吸収用のパスコンには、外来サージを吸収できる容量のものを使用してください。

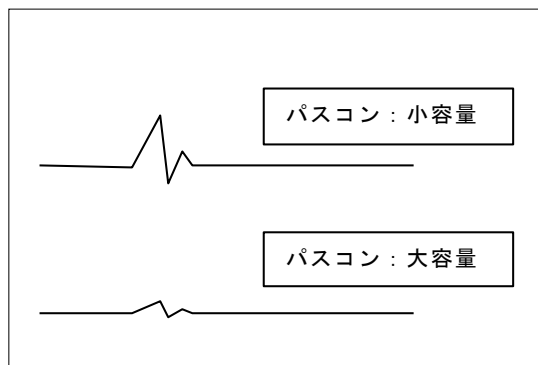


図 5.1.1 パスコン容量の違いによるサージ波形(例)

5.2 Vs、Vcc ラインへの外来サージによるプリドライバ IC 破壊(2)

- ・原因 モータの Vs ライン、Vcc ラインへの外来サージがプリドライバ IC へ印加された。基板上的の保護素子の位置が IC から遠く、サージを十分吸収できなかった。
- ・症状 IC の過電圧破壊によって、モータが回転しない。
- ・対策 サージ吸収用のパスコンやツェナーダイオードを IC の近傍に配置してください。

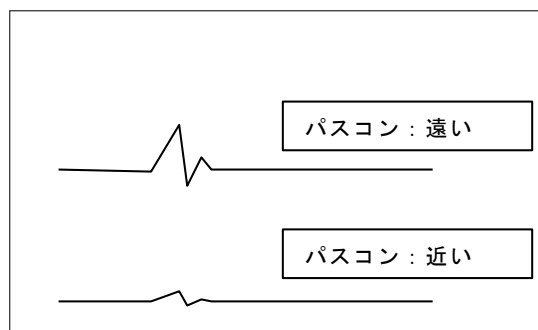


図 5.2.1 パスコンの位置の違いによるサージ波形(例)

5.3 Vs、Vcc ラインへの外来サージによるプリドライバ IC 破壊(3)

- ・原因 モータの Vs ライン、Vcc ラインへの外来サージがプリドライバ IC へ印加された。サージ吸収用ツェナーダイオードのツェナー電圧が IC の最大定格より高いため保護とならなかった。
- ・症状 IC の過電圧破壊によって、モータが回転しない。
- ・対策 サージ吸収用ツェナーダイオードには、ツェナー電圧が最大定格より低いものを使用してください。また、ツェナーダイオードの定格容量をより大きくすることでサージ吸収効果が向上します。

5.4 Vcc ラインへの外来サージによるブリドライバ IC 破壊(1)

- ・原因 Vcc ラインのコネクタ接触不良などにより、電源ラインがオープンになるときに電源が投入され、その後電源ラインが接続したときにサージが発生し、IC へ印加された。
- ・症状 IC の過電圧破壊によって、モータが回転しない。
- ・対策 IC に近接してサージ吸収用ツェナーダイオードを接続してください。

5.5 Vcc ラインへの外来サージによるブリドライバ IC 破壊(2)

- ・原因 Vcc ラインへ LVSD 動作電圧 (LVSDCON) より低電圧のパルス状のノイズが印加された。このような場合、IC は瞬時的な LVSD 動作を繰り返し、外付けインバータ回路とブリドライバ IC の過熱破壊を引き起こす可能性がある。
- ・症状 外付けインバータとブリドライバ IC の過熱破壊によって、モータが回転しない。
- ・対策 ①電源回路部(電源ケーブルのインダクタンス等)の見直しによってモータの Vcc ラインに重畳するノイズを排除してください。
②IC の VCC-GL1 端子の近傍に、十分な容量のコンデンサを接続してください。

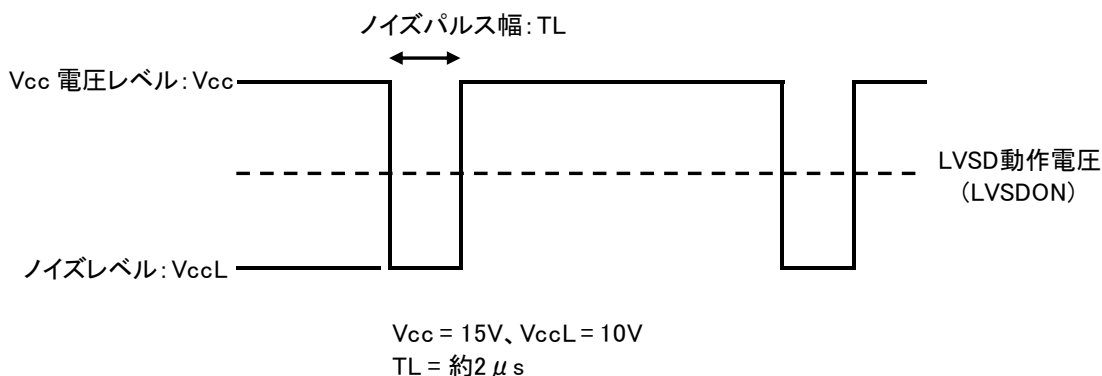


図 5.5.1 IC 破壊時の Vcc ノイズ波形(例)

5.6 Vcc ラインノイズによるブリドライバ IC 破壊

- ・原因 VCC 端子に最大定格を超えるサージ電圧が印加された。
- ・症状 IC の過電圧破壊によって、モータが回転しない。
- ・対策 ①IC 端子に近接してパスコンデンサ C1 を配置してください。パスコンには、セラミックコンデンサ等の周波数特性の良いものを付加してください。容量の目安は約 1 μF です。
②図 5.6.1 のように、モータ基板コネクタ部に近接してコンデンサ C2 等のサージ吸収素子を配置すると有効です。

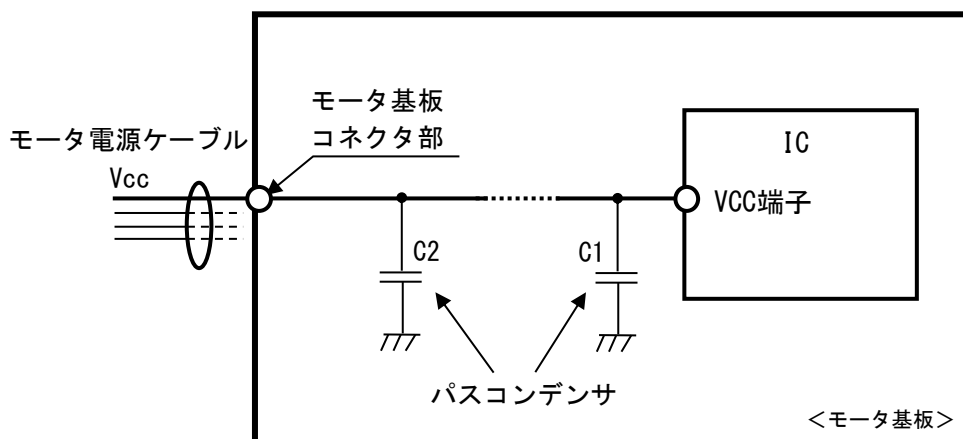


図 5.6.1 サージ電圧保護素子設置(例)

5.7 検査装置のリレーノイズによるブリドライバ IC 破壊

- ・原因 検査装置の電氣的ON/OFF 制御にメカニカルリレーを使用した。リレーのON/OFF 時にサージが発生し、IC へ印加された。
- ・症状 IC の過電圧破壊によって、モータが回転しない。
- ・対策 リレーは半導体リレー等を使用してください。リレーのON/OFF 時に発生するサージが最大定格値以下であることを確認してください。

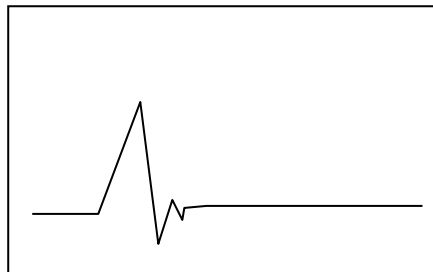


図 5.7.1 メカニカルリレー使用時のサージ波形(例)

6. ご使用上の注意事項

6.1 静電気対策

- (a) IC は、静電気によるダメージから保護できるように、取り扱い上の注意が必要です。IC 運搬用の容器、治具は、輸送中の振動等外部からの影響によって帯電しないものとしてください。導電性容器を用いる等有効な手段をとってください。
- (b) 作業台、機械装置、測定器等 IC が触れるものは接地してください。
- (c) 人体衣服に帯電した静電気による破壊を防止するため、IC 取り扱い中は人体を高抵抗(100k Ω ~1M Ω)を介して接地してください。
- (d) 他の高分子化合物と摩擦が生じないようにしてください。
- (e) IC を実装したプリント板を移動する場合には、振動や摩擦が生じないようにするとともに、端子を短絡して同電位にする等の配慮が必要です。
- (f) 基板への実装工程では、加湿器を用い相対湿度を 45~75%に維持することが必要です。また、湿度管理が困難な場合は空気イオン化ブロー(イオナイザーともいう)の併用が有効です。

6.2 保管条件

(1) 防湿包装(アルミラミネート袋)開封前

[温度、湿度]	40°C未満、90%RH 未満
[期限]	12 か月以内

(2) 防湿包装(アルミラミネート袋)開封後

防湿包装を開封後 実装までの保管条件は、下記としてください。

[温度、湿度]	5~30°C、60%RH 未満
[期限]	168 時間以内

※上記(1)~(2)の[期限]を超える場合は、常温の乾燥炉(10%RH 以下)で保管してください。

(3) ベーク処理

上記(1)~(2)の[期限]を超えた場合、以下の条件でベーク処理を行ってください。

(常温の乾燥炉(10%RH 以下)で保管していた場合は、この限りではありません。)

なお、テーピング包装品のテープおよび、リールは耐熱仕様ではありませんのでベーク処理は行わないでください。

ベーク処理を施す際には、耐熱容器に移し替えてください。

ベークの条件を下記に示します。

[温度]	125~135°C
[時間]	48 時間以上

6.3 最大定格

本製品を用いる電子回路の設計にあたっては、使用上いかなる外部条件の変動においても、『最大定格』を超えないようにしてください。最大定格を超えた場合は、本製品が故障するおそれがあります。最大定格値を超えて使用した場合の本製品の故障および二次的損失については、当社はその責任を負いません。

6.4 ディレーティング設計

信頼性確保のため、『最大定格』の範囲内においても、高負荷(高温、高電圧、大電流)での連続使用は避け、ディレーティング設計を行ってください。

6.5 安全設計

本製品は、偶発的または予期せぬサージ電圧等によって故障する場合がありますので、故障しても拡大被害が出ないような冗長設計、誤動作防止設計等安全設計を図ってください。

6.6 用途

高い信頼性が要求される以下の用途に使用される場合には、必ず、事前に当社へご連絡のうえ、文書による承諾を得てください。

・自動車用、鉄道用、船舶用・・・等

また、極めて高い信頼性が要求される用途には使用しないでください。

・原子力制御システム、航空宇宙機器、ライフサポート関連の医療機器・・・等

7. 本書の取り扱い注意事項

(1)本資料に記載の製品データ、図、表等のすべての情報は本資料発行時点のものであり、当社はこれらの情報や本資料に記載した製品の仕様等を予告なしに変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認ください。

(2)本資料に記載された当社製品に関する情報やデータは、あくまで用途や使用例の一部を示すものです。これらの情報やデータの使用に起因または関連して、お客様や第三者に生じた損害および第三者の特許権、著作権、そのほかの知的財産権の侵害等に関して、当社は一切責任を負いません。

また、本書に基づき第三者または当社の特許権、著作権、そのほかの知的財産権を何ら許諾するものではありません。

(3)本資料の一部または全部を当社に無断で転載、または複製することを堅くお断りします。

(4)本資料に記載された製品(技術)を、以下の目的で使用することを禁止します。

(a) 国際的平和および安全の維持の妨げとなる使用目的を有する者への再提供

(b) 上記のような目的で自ら使用すること、または第三者に使用させること

なお、輸出または国外へ提供される場合は、「外国為替及び外国貿易法」(外為法)、「米国輸出管理規則」およびこれらの関連法令並びに輸出先で適用される輸出入管理に関する法令及び規則の定めるところにしたがい、必要な手続きをとってください。

(5)本資料に記載した情報は、慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、当社はその責任を負いません。

(6)本資料に関する詳細についてのお問合せ、その他お気づきの点等がございましたら当社営業窓口までご照会ください。